



PATENT ABSTRACTS OF JAPAN

(11) Publication number: **01238132 A**(43) Date of publication of application: **22 . 09 . 89**

(51) Int. Cl

H01L 21/60**H05K 3/24****H05K 3/34**(21) Application number: **63065304**(22) Date of filing: **18 . 03 . 88**(71) Applicant: **OKI ELECTRIC IND CO LTD**(72) Inventor: **ICHIKAWA KIMIYA**(54) **ELECTRODE FOR SOLDER JOIN AND
MANUFACTURE OF THE SAME**

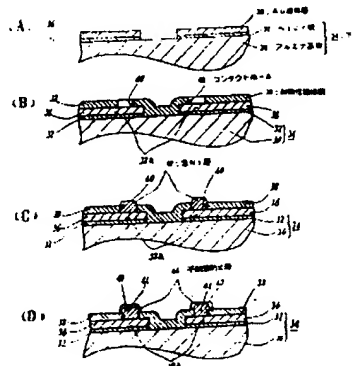
using the layers containing Ni as connecting terminals to be soldered to external elements.

(57) Abstract:

COPYRIGHT: (C)1989,JPO&Japio

PURPOSE: To obtain an electrode for solder joining having high reliability on soldering at low cost by forming an Au conductor layer, a heat-resistant insulating film coating the Au conductor layer and a layer containing Ni shaped brought into contact with a terminal section for the Au conductor layer in a contact hole formed to the heat-resistant insulating film to the electrode for solder joining.

CONSTITUTION: An NiCr film having a thick film and an Au film having a thick film are shaped successively onto the whole surface of an alumina substrate 30 through an evaporation method, the Au film and the NiCr film are patterned in the order, and a wiring pattern for the Au conductor layer 36 is formed. A heat-resistant insulating film 38 is shaped onto the whole surface of the substrate on which the wiring pattern for the Au conductor layer is formed, and contact holes 40 are shaped to the insulating film 38. The Au conductor layer 36 exposed into the contact holes 40 is activated, and layers 42 containing Ni are formed into the contact holes 40, thus acquiring a circuit board with electrodes



⑫ 公開特許公報(A)

平1-238132

⑮ Int. Cl.⁴

識別記号

庁内整理番号

⑯ 公開 平成1年(1989)9月22日

H 01 L 21/60
H 05 K 3/24
3/34

S-6918-5F

A-6736-5E

H-6736-5E 審査請求 未請求 請求項の数 11 (全7頁)

⑰ 発明の名称 半田接続用電極及び半田接続用電極の製造方法

⑱ 特 願 昭63-65304

⑲ 出 願 昭63(1988)3月18日

⑳ 発 明 者 市 川 公 也 東京都港区虎ノ門1丁目7番12号 沖電気工業株式会社内

㉑ 出 願 人 沖電気工業株式会社 東京都港区虎ノ門1丁目7番12号

㉒ 代 理 人 弁理士 大 垣 孝

明 細 書

1. 発明の名称

半田接続用電極及び

半田接続用電極の製造方法

2. 特許請求の範囲

(1) 下地上に設けられたAu導体層の端子部に外部素子を半田付して接続するための電極において、

前記Au導体層と、

該Au導体層を被覆する耐熱性絶縁膜と、

該耐熱性絶縁膜に設けられたコンタクトホールに前記Au導体層の端子部と接触して設けられた含Ni層と

を具備することを特徴とする半田接続用電極。

(2) 耐熱性絶縁膜をポリイミド膜とした請求項1記載の半田接続用電極。

(3) 耐熱性絶縁膜をポリアミド膜とした請求項1記載の半田接続用電極。

(4) 耐熱性絶縁膜を、シリコン酸化物を主成分とする塗布溶液を塗布後加熱硬化して得られた膜

とした請求項1記載の半田接続用電極。

(5) 耐熱性絶縁膜をソルダレジスト膜とした請求項1記載の半田接続用電極。

(6) 含Ni層をNi-P層とした請求項1～5のいずれか一つに記載の半田接続用電極。

(7) 含Ni層を無電解めっき層とした請求項1～6のいずれか一つに記載の半田接続用電極。

(8) 含Ni層上に該含Ni層の不動態化を防止するための不動態化防止層を具備した請求項1～7のいずれか一つに記載の半田接続用電極。

(9) 下地上にAu導体層のパターンを形成する工程と、

該Au導体層を含む下地の全面に耐熱性絶縁物を含む塗布溶液を塗布して耐熱性絶縁膜を形成する工程と、

該耐熱性絶縁膜に、前記Au導体層の端子部を露出するコンタクトホールを形成する工程と、

該コンタクトホール中の前記Au導体層の端子部に含Ni層を形成する工程とを含むことを特徴とする半田接続用電極の製造方法。

(10)含Ni層を無電解めっきで形成する請求項9記載の半田接続用電極の製造方法。

(11)コンタクトホール形成は耐熱性絶縁膜の硬化の前後のいずれかに行う請求項9又は10に記載の半田接続用電極の製造方法。

3. 発明の詳細な説明

(産業上の利用分野)

この発明は基板等の下地上に設けられ、外部回路、能動素子或いは受動素子といった外部素子が半田付けされる電極及びその製造方法に関する。

(従来の技術)

従来、配線導体のパターンが形成された基板(以下、回路基板と称する。)に外部回路、能動素子或いは受動素子といった外部素子を実装する技術が実用化されてきている。この外部素子の搭載は、通常はこれを回路基板の配線導体からなる電極に半田付けして行っている。

一方、この種の回路基板、特に混成集積回路に

第3図は、この従来のCuはんだバリヤー式の電極構造を主として説明するための概略的断面図であり、10は下地としてのアルミナ基板、12はこの下地上にパターニングして設けられているAu配線導体層の端子部で電極の一部分を形成している。14はこのAu導体層の端子部12の上側に接着層として蒸着により設けられているCr接着層、16はこの接着層14上に蒸着により設けられた、電解めっきの下地層としてのCu下地層、18はCu下地層16上に電解めっきで折出されフォトリソグラフィ技術でパターニングされたCu電解めっき層である。そして、これら12、14、16、18が電極20を形成し、この電極20に対し外部素子(点線22で示す。)に半田付け(点線22で示す。)により接続する構造となっている。26はこの電極20以外の部分、従って、Au導体層の端子部12以外のAu導体層部分を保護しているオーバーガラスであり、このオーバーガラス26によって半田の流出と拡散の防止を図っている。

においては、その配線導体として、耐食性が著しく良くしかも信頼性が高いという観点から、Au導体が多く用いられている。このようなAu導体からなる電極に対し外部素子を半田付けしようとする場合、Auとのヌレ性が良いこと及びSn/Pb系はんだの中では最も低い熔融温度を保つことができ熱的影響を最小限にすることが可能、また共晶のため固定から液体へ速やかに転移し短時間の接合が可能などからSn/Pb63/37共晶はんだが用いられている。しかし、この共晶はんだは瞬時にこのAuをはんだ中に拡散させるためAu導体が消失してしまう。

これがため、この共晶はんだを用いて半田付けを行うけれども、Au導体に直接半田付けするのではなく、この共晶はんだとの拡散係数が小さくしかもはんだヌレ性の良好なCu膜でAu導体を被覆してこのCu膜に直接半田付けする方法が提案されている(例えば文献:「高密度実装に於る基板技術」、株式会社総合技術センター、第152頁~第153頁を参照)。

(発明が解決しようとする課題)

しかしながら、このような従来のAu導体層を含む電極構造であると、以下のような問題点があった。

①Au導体層の端子部上に直接Cuをめっき折出させることが出来ないため、Cuのめっき折出を容易にするためのCr接着層及びCu下地層といった補助層の蒸着プロセスが必要となり、従って、製品自体が高価となること。

②さらに、これら補助層を必要としているため、Cu電解めっき層の形成後、このめっき層を電極部分に画成するためにフォトリソグラフィ技術によるパターニングが必要になる。このようなパターニング等の工程数の増加は製品の量産性を悪くし、製造歩留りを低下させ、しかも、低価格で製品を製造することが困難となること。

③また、半田付けされる端子部以外のAu導体層部分をオーバーガラスで被覆する際の焼成温度は800℃以上と高いので、薄膜回路等の高温作業が出来ない回路基板に対しては、この従来の技

術の適用が困難であること。

この発明の目的は、工程数が少なく、安価に製造出来、しかも半田付けの信頼性が高い構造の半田接続用電極及びその製造方法を提供することにある。

(課題を解決するための手段)

この目的の達成を図るため、この発明の半田接続用電極は

Au導体層と、

このAu導体層を被覆する耐熱性絶縁膜と、

この耐熱性絶縁膜に設けられたコンタクトホールに前述のAu導体層の端子部と接触して設けられた含Ni層と

を具備することを特徴とする。

さらに、この半田接続用電極の製造に当り、

下地上にAu導体層のパターンを形成する工程と、

このAu導体層を含む下地の全面に耐熱性絶縁物を含む塗布溶液を塗布して耐熱性絶縁膜を形成

ト膜から選ばれた一種とするのが良い。

さらに、これら各発明において、好ましくは、含Ni層を無電解めっきで形成するのが良い。この含Ni層を、Ni単体層、Ni-P層或はNi-B層とするのが好適である。

(作用)

上述したようなこの発明の半田接続用電極の構造及び当該電極の製造方法によれば、Au導体層上に耐熱性絶縁膜を塗布し、この耐熱性絶縁膜のAu導体層の端子部に該当する箇所のみにコンタクトホールを形成し、この耐熱性絶縁膜をマスクとして含Ni層を形成し、また、必要に応じてこの含Ni層上に該めっき層の不動態化を防止するためのAu層を設ければ良い。

また、Au導体層上に設けた耐熱性絶縁膜として用いるポリイミド膜、ポリアミド膜、シリコン酸化物を主成分とする塗布溶液を塗布後加熱硬化して得られた膜及びソルダレジスト膜の膜はいずれも硬化温度が300℃程度と低く、防湿性を具

する工程と、

この耐熱性絶縁膜に、前述のAu導体層の端子部を露出するコンタクトホールを形成する工程と、

このコンタクトホール中のAu導体層の端子部上に含Ni層を形成する工程とを含むことを特徴とする。

この製造工程において、コンタクトホールの形成は耐熱性絶縁膜の硬化の前或いは後のいずれかに行うことが出来る。

さらに、これら発明の構成に追加して、好ましくは、含Ni層上に該含Ni層の不動態化を防止するための例えばAu層のような不動態防止層を設けるのが好適である。

さらに、これら各発明において、含Ni層を無電解めっきで形成するのが好適である。

さらに、これら各発明の好適実施例においては、耐熱性絶縁膜をポリイミド膜、ポリアミド膜、シリコン酸化物を主成分とする塗布溶液を塗布後加熱硬化して得られた膜及びソルダレジス

ているので、Au導体層に対する防湿保護膜として十分に機能すると共に、半田熔融時にAu導体層上への半田の流出及び拡散を防止することが出来る。

また、Au導体層形成後のフォトリソグラフィ工程は耐熱性絶縁膜のコンタクトホールの形成の一回の工程のみとなり、従来よりも工程数が少なく、安価に製造出来る。

さらに、含Ni層はAu導体層への半田拡散を防止するバリアとなっているので、半田付けの信頼性が高いと共に、これをアディティブに無電解めっきによってコンタクトホール内のみに形成出来るので、フォトリソグラフィ工程が必要とならず、従って、パターン精度の劣化を来す恐れがない。また、含Ni層を、特に、無電解めっきによるNi-P層とする場合には、Au導体層に対し横方向からも均一の厚みで折出しかつ安価に形成出来る。

さらに、含Ni層上にAu層を設けておけば、含Ni層の不動態化を防止することが出来る。

(実施例)

以下、図面を参照して、この発明の半田接続用電極及びその製造方法の実施例につき説明する。

尚、図はこの発明が理解出来る程度に概略的に示してあるにすぎず、従って、各構成成分の寸法、形状、配置関係、その他の諸条件は以下説明する実施例にのみ限定されるものではない。

また、この発明を半田接続用電極の製造方法の実施例を説明することによって半田接続用電極自体の構造についても併せて説明する。

尚、この実施例では、Au配線導体層にフリップチップ素子を半田付けして接続する例を想定して説明するが、この発明はこの例にのみ限定されるものではない。

第1図はこの発明の半田接続用電極の製造工程図であり、各図はその主要工程段階での断面図を示す。

まず、第1図(A)に示すように、一例としてアルミナ基板30とNiCr膜32とからなる下地34

(A)のAu導体層の配線パターンが形成されている基板の全面に耐熱性絶縁膜38を形成した後これにコンタクトホール40を形成する。

この場合、まず、耐熱性絶縁物例えば感光性ポリイミドを含む塗布溶液をこの基板の全面にほぼ1.5 μ mの膜厚で塗布して、耐熱性絶縁膜38を成膜する。次に、通常のフォトリソグラフィ技術を用いて、フリップチップ素子の接続のためのAu導体層36の端子部36aに至るコンタクトホール40をエッチング形成する。従って、このコンタクトホール40内においてAu導体層38の端子部36aの表面が露出する。

この実施例では、耐熱性絶縁膜38としてポリイミド膜を形成したが、これを用いる代わりに、ポリアミド膜、シリコン酸化物(SiO₂)を主成分とする塗布溶液を塗布後加熱硬化して得られた膜及びソルダレジスト膜のうちの一種の膜を用いることも出来る。耐熱性絶縁膜38として使用可能ないずれの膜も硬化温度が300℃程度と低く、しかも防湿性を具えている。この耐熱性絶縁膜38

上にAu導体層36のパターンを設ける。この工程は、まず、アルミナ基板30の全面上に通常の蒸着法によって、500Åの膜厚のNiCr膜と2 μ mの膜厚のAu膜を順次に成膜し、続いて通常のフォトリソグラフィ技術を用いて今度はAu膜及びNiCr膜の順序でパターンニングし、Au導体層36の配線パターンを形成する。この時、当然NiCr膜32も配線パターンと同一のパターンとなっている。尚、この実施例では、下地34としてアルミナ基板30とNiCr膜32の組み合わせ構成としているが、これに何等限定されるものではなく、所要に応じて選定することが出来る。例えば、アルミナ基板の代わりにガラス基板、その他の任意好適な基板であっても良く、これら基板にAu配線導体層が形成出来れば良い。

また、このAu導体層の配線パターンが形成されている基板は厚膜回路基板、薄膜回路基板又は多層配線基板用の基板であっても良い。

次に、第1図(B)に示すように、第1図

はコンタクトホール40に露出した部分以外のAu導体層36の領域を被覆しているため、Au導体層に対する防湿保護膜はもとより半田熔融時にAu導体層上への半田の流出及び拡散防止膜として十分に機能する。

また、耐熱性絶縁膜38の加熱硬化は、使用する材料の種類に応じて、コンタクトホール40を形成するフォトリソグラフィ技術によるエッチング工程の前又は後のいずれに行っても良く、その順序は問わない。

続いて、この実施例においては、第1図(C)に示すように、コンタクトホール40に露出しているAu導体層36を例えばPdClを含む溶液で活性化した後、このコンタクトホール40に含Ni層42を形成する。この実施例では、含Ni層42をNi-P膜とし、Ni-Pの無電解めっきによってめっき析出させて膜厚がほぼ2 μ mの膜として形成する。このNi-P膜の代わりに、Ni膜、その他の任意好適な含Ni層を設けることも出来る。無電解めっきで含Ni層42を形成すると、

Au導体層に対して横方向からも均一の厚みでこの層42を析出させることが出来る。

このようにして、耐熱絶縁膜38のコンタクトホール40中の、Au導体層36の端子部36a上に含Ni層42が形成されることによって、当該含Ni層を外部素子と半田付されるべき接続端子とする電極を具えた回路基板が得られる(第1図(C))。

この場合、この含Ni層42が何等かの原因によって不動態化する恐れを回避するための任意好適な不動態化防止層44を設けても良い(第1図(D))。この実施例では、不動態化防止膜44として無電解めっきによってAu膜を0.5μmの膜厚にめっき析出させる。

このようにして製造されたこの発明の半田接続用電極は、Au導体層と、耐熱性絶縁膜と、この耐熱性絶縁膜に設けられたコンタクトホール中にAu導体層の端子部と接触して設けられた含Ni層とを有する構造となっている。

第2図は、このように製造された回路基板に半

り拡散したりすることがなく、信頼性の高い半田付が行える。

又、この耐熱性絶縁膜は防湿保薄膜はもとより半田流出及び拡散防止膜としても作用する効果を有している。

さらに、この発明の半田接続用電極の構造によれば、構造が簡単なので、製造工程数が従来よりも少なく済み、特にAu導体層の形成後のフォトリソグラフィ工程はコンタクトホールの形成のための1回の工程のみであるので、製品の量産性を悪化したり製造歩留りを低下させたりする恐れが無く、しかも、安価に製造出来る。

同様に、この発明の半田接続用電極の製造方法によれば、半田拡散のバリアとしても作用する含Ni層⁴²を付加的(アディティブ)に設けるので、そのためのフォトリソグラフィ工程が必要なく、従って、工程数が従来よりも低減する。また、この含Ni層を耐熱性絶縁膜をマスクとして無電解めっきで形成することが出来るので、安価に製造出来る。

田付けによって外部素子としてフリップチップ素子を接続した状態を示す断面図である。図中、44は半田、46は外部素子であるフリップチップ素子である。

この発明は上述した実施例にのみ限定されるものではなく多くの変形又は変更をなし得るものである。例えば、膜厚、その他の数値的条件、形状、配置関係等は単なる一例にすぎず、従って、実施例に限定されるものではない。

又、上述した実施例では半田を共晶半田として説明しているがこの発明は共晶半田以外の他の好適な半田に対しても適用出来る。

(発明の効果)

上述した説明からも明らかなように、この発明の半田接続用電極の構造によれば、Au導体層はこれを被覆する耐熱性絶縁膜のコンタクトホールに設けた含Ni層を介して外部素子と半田付けされるので、半田とAu導体層とが直接接するところが無く、従って、半田がAu導体層に流入した

従って、この発明はサーマルヘッド、薄膜集積回路等の混成IC基板、微細ボタンを必要とする電子バイパス、その他の精密機械に適用して好適である。

4. 図面の簡単な説明

第1図(A)～(D)はこの発明の半田接続用電極及びその製造方法の説明に供する製造工程図、

第2図はこの発明の説明に供する、回路基板にフリップチップ素子を半田付けした状態を示す断面図、

第3図は従来の半田接続用電極及びその製造方法の説明に供する断面図である。

30…基板(例えばアルミナ基板)

32…NiCr膜、 34…下地

36…Au導体層


36a…(Au導体層の)端子部

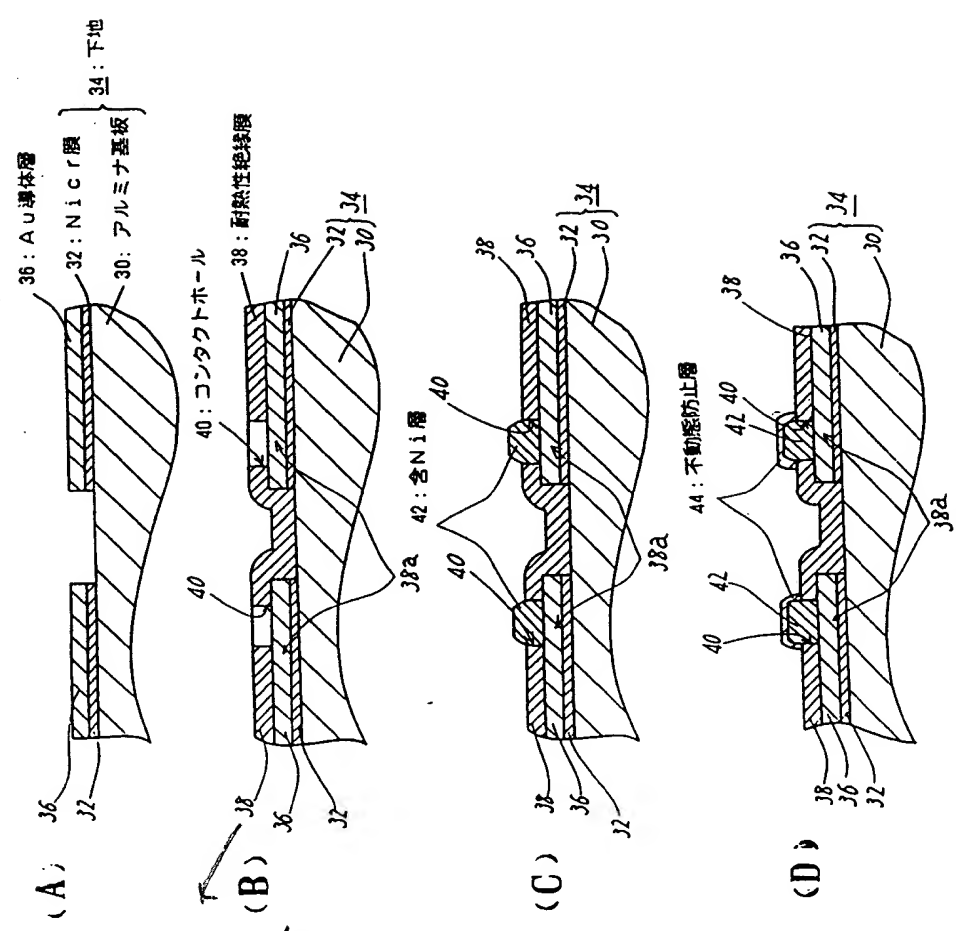
38…耐熱性絶縁膜、 40…コンタクトホール

42…含Ni層(例えばNi-P層)

44...不動態防止層(例えばAu層)。

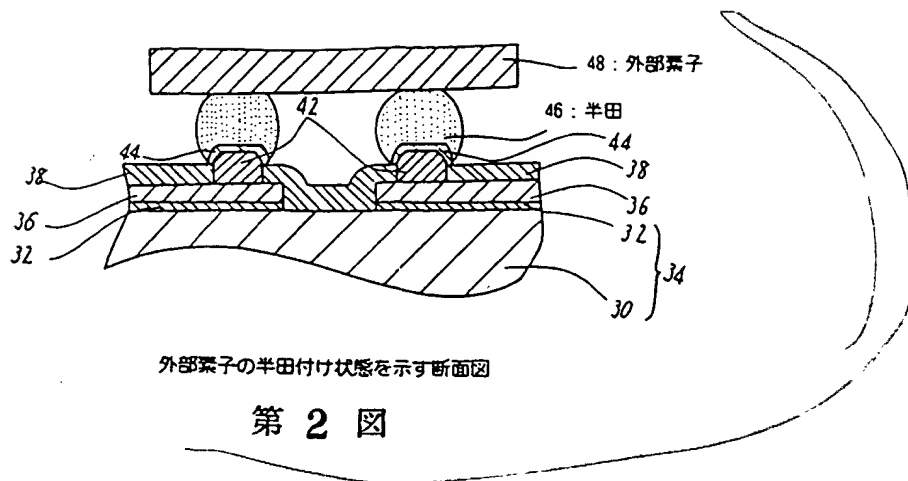
特許出願人 沖電気工業株式会社

代理人弁理士 大垣 幸 

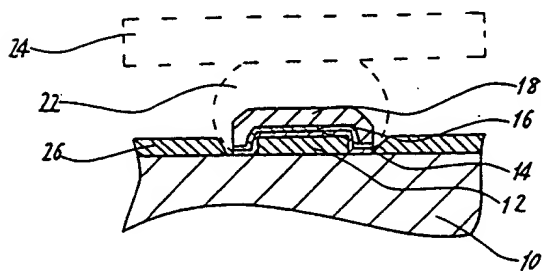


この発明の製造工程図

第1図



第 2 図



従来技術の説明図

第 3 図